

計劃主持人：賴志煌、曾院介、吳志毅

參與單位：國立清華大學、國立陽明交通大學、國立臺灣大學台積電-臺灣大學聯合研發中心、工業技術研究院、國研院台灣半導體研究中心

計畫介紹

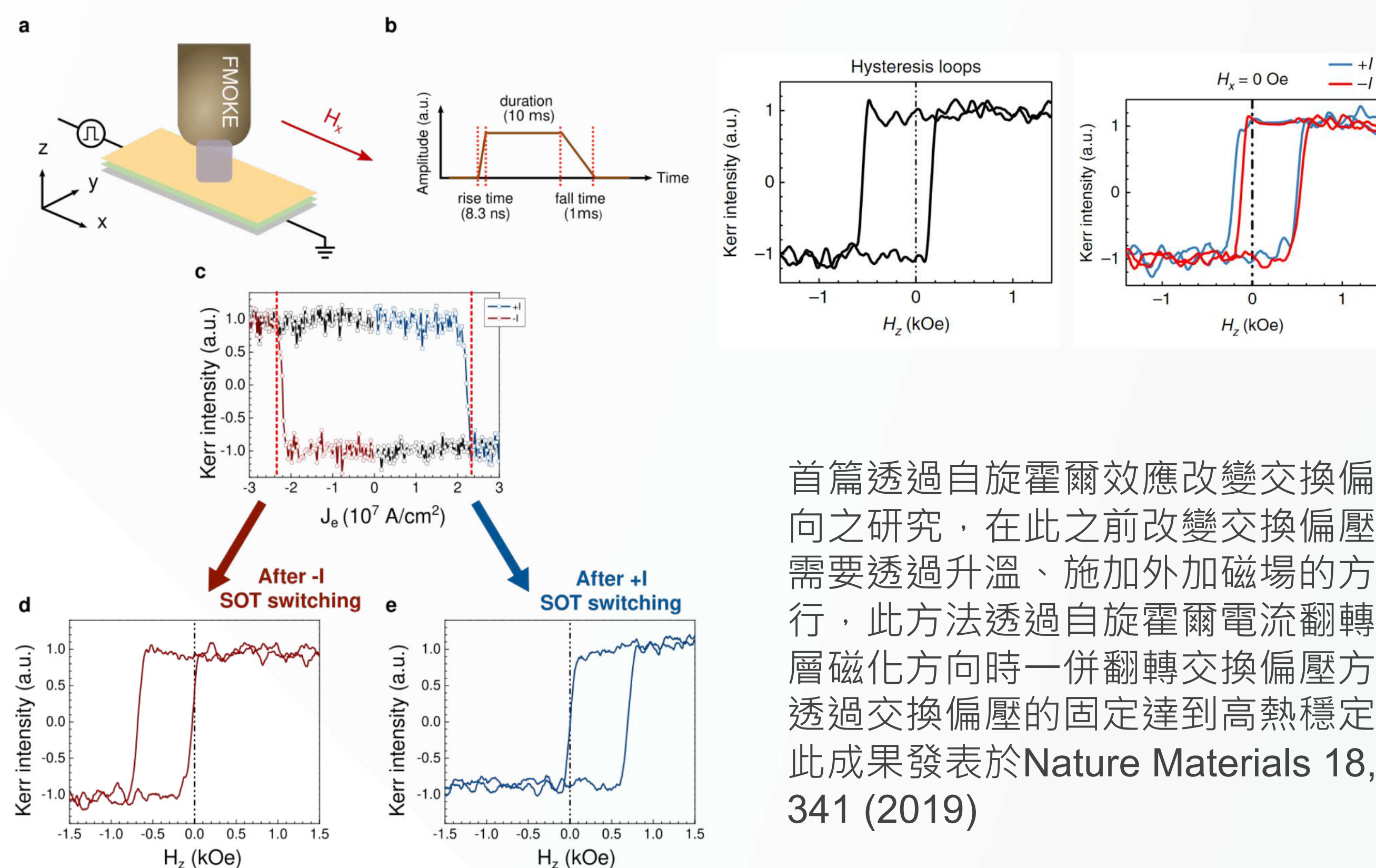
磁性隨機存取記憶體(MRAM)因為其具有非揮發性、非破壞式寫入，以及足夠快速的寫入運作速度，是目前半導體產業聚焦的新興記憶體。尤其以自旋軌道矩(spin-orbit torque, SOT)的寫入技術同時加入了高頻、讀寫分離等特性，有別於現在主流的自旋傳遞矩(spin-transfer torque, STT)，被視為第三代MRAM的核心。本計劃透過材料選擇開發出具有多階儲存性質以及類比-數位二元性之MRAM元件，製程開發上透過與工業技術研究院以及台灣半導體研究中心合作開發出整合CMOS製程之SOT-Array。

總體目標

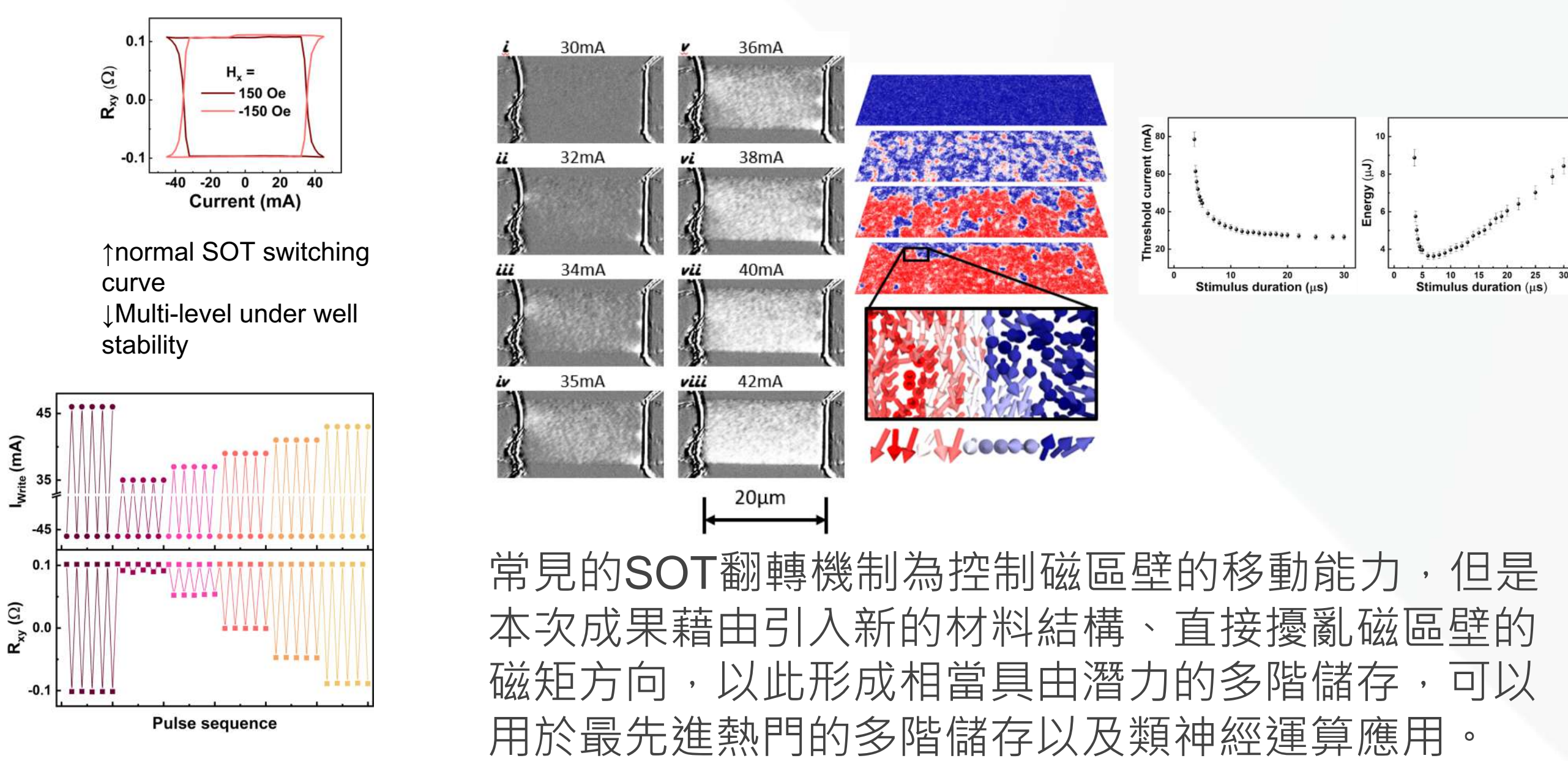
- 結合國內學界研究力量，建立STT、SOT MRAM的製作、量測平台。
- 高熱穩定性、多階儲存MRAM開發
- SOT零場翻轉研究
- STT以及SOT整合CMOS的8x8陣列製作

成果亮點

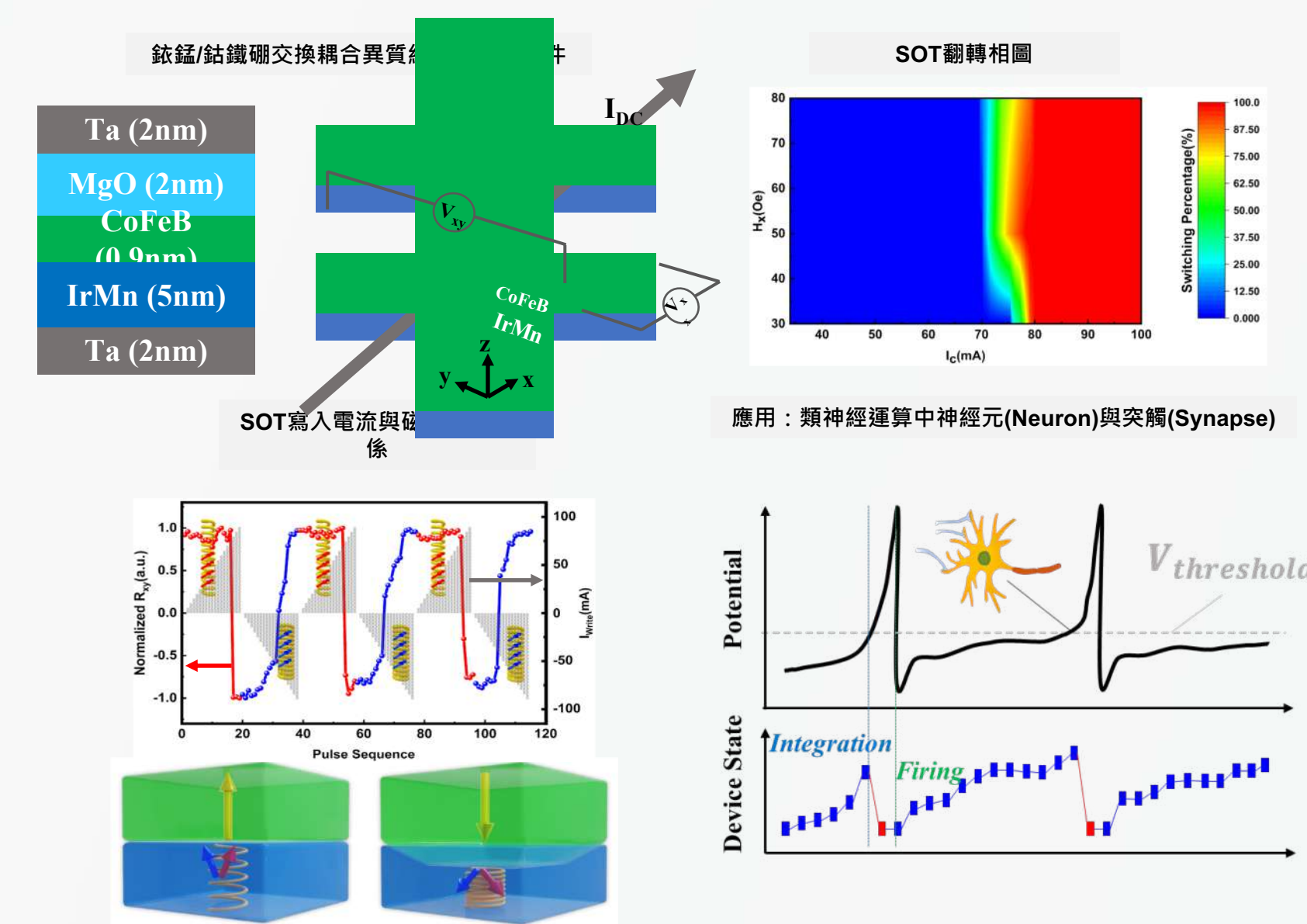
- 自旋軌道力矩翻轉交換偏之壓高熱穩定性自由層



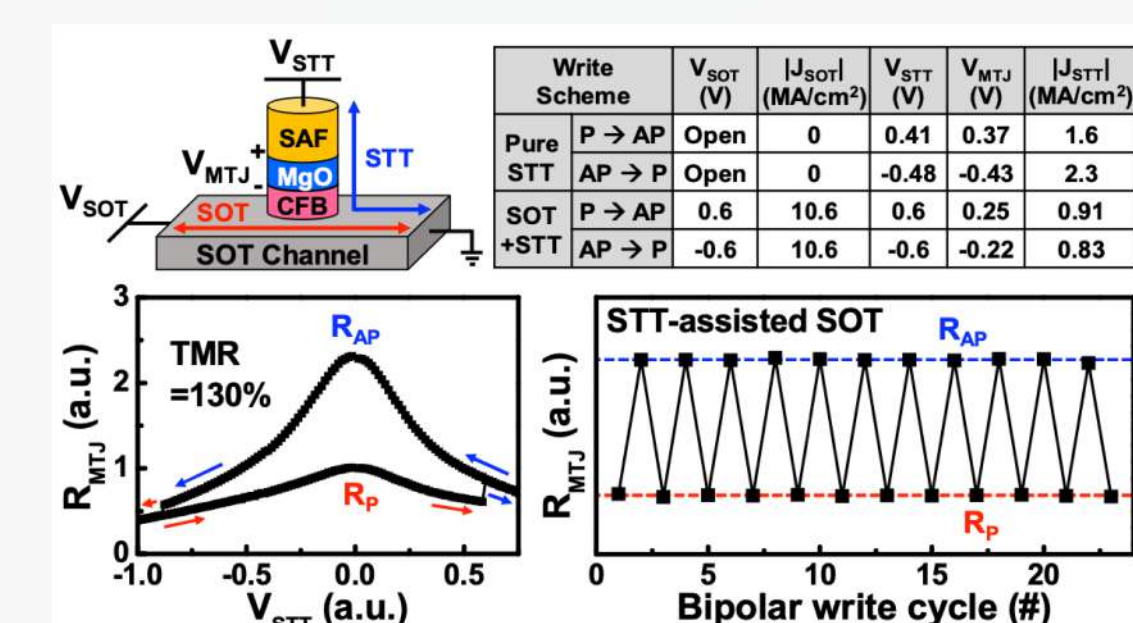
- 成核成長翻轉機制之SOT多階儲存



- 具數位-類比二相性翻轉行為之交換彈簧自旋軌道矩元件



- STT輔助之零場SOT翻轉元件



無須外加磁場的SOT翻轉在CMOS的製程溫度下，保持熱穩定性高自旋霍爾角電極，使寫入電流下降。SOT的寫入一般需要一水平外加磁場來達成決定性翻轉，此外加磁場降低SOT元件的實用性。透過STT輔助寫入，達成零場翻轉的特性，大幅改善SOT元件實用性。透過調整複合W電極成功提高自旋霍爾角，降低元件翻轉電流。同時保持400度C的後端製程相容性。此成果發表於2021 Symposium on VLSI Technology。

- CMOS整合之8x8 SOT-MRAM陣列

